

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES  
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum  
Internationales Büro



(43) Internationales Veröffentlichungsdatum  
15. März 2001 (15.03.2001)

PCT

(10) Internationale Veröffentlichungsnummer  
**WO 01/19076 A1**

(51) Internationale Patentklassifikation<sup>7</sup>: **H04N 5/232**

Burghard [DE/DE]; Konrad-Adenauer-Strasse 2,  
D-65232 Taunusstein (DE).

(21) Internationales Aktenzeichen: **PCT/DE00/02451**

(22) Internationales Anmeldedatum:  
26. Juli 2000 (26.07.2000)

(74) Anwalt: **WEBER, SEIFFERT & LIEKE**; Postfach 61  
45, D-65051 Wiesbaden (DE).

(25) Einreichungssprache: **Deutsch**

(81) Bestimmungsstaaten (*national*): JP, US.

(26) Veröffentlichungssprache: **Deutsch**

(84) Bestimmungsstaaten (*regional*): europäisches Patent (AT,  
BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC,  
NL, PT, SE).

(30) Angaben zur Priorität:  
199 41 742.3 2. September 1999 (02.09.1999) **DE**

(71) Anmelder (*für alle Bestimmungsstaaten mit Ausnahme  
von US*): **VITRONIC DR.-ING. STEIN BILDVER-  
AREITUNGSSYSTEME GMBH** [DE/DE]; Hasen-  
gartenstrasse 14a, D-65189 Wiesbaden (DE).

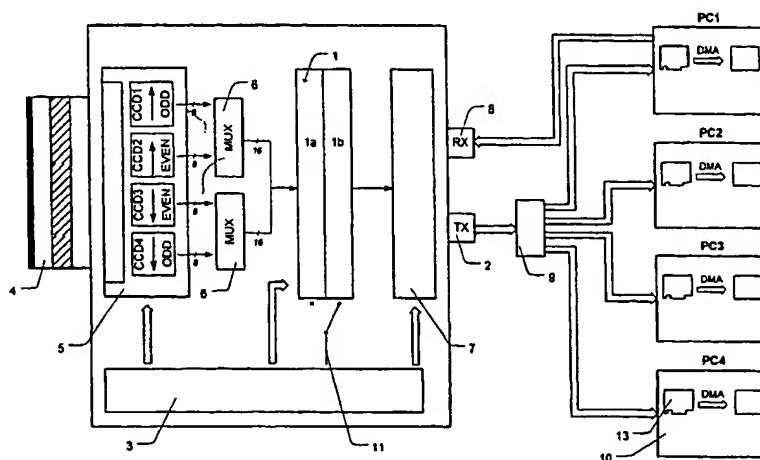
Veröffentlicht:  
— Mit internationalem Recherchenbericht.

Zur Erklärung der Zweibuchstaben-Codes, und der anderen  
Abkürzungen wird auf die Erklärungen ("Guidance Notes on  
Codes and Abbreviations") am Anfang jeder regulären Ausgabe  
der PCT-Gazette verwiesen.

(72) Erfinder; und  
(75) Erfinder/Anmelder (*nur für US*): **HOFFMANN,**

(54) Title: **CIRCUIT FOR GENERATING IMAGE DATA FOR A PC AND AN APPROPRIATE DATA TRANSFER METHOD**

(54) Bezeichnung: **SCHALTUNG ZUR ERZEUGUNG VON BILDDATEN FÜR EINEN PC UND ENTSPRECHENDES VER-  
FAHREN FÜR DEN DATENTRANSFER**



(57) Abstract: The invention relates to a circuit for the generation of image data in real-time representation on a PC, comprising a data input for receiving raw pixel data which in general is generated by a semi-conducting, light sensitive image detection device. The invention relates furthermore to an appropriate PC with an ethernet card and an appropriate method for real-time image data representation. According to the invention, an intermediate memory is provided having a serial data output port and control logic whereby the control logic is intended for summarization of the buffered raw image data into data packets having protocol elements pertaining to the lowest ethernet protocol level (MAC-layer) in order to produce an appropriate circuit, an appropriately matching PC and an appropriate data transfer method from an image sensor to a PC in which the effort required for the presentation of graphic data on a PC is considerably less complicated as is the cost of realizing real-time image data representation.

[Fortsetzung auf der nächsten Seite]



WO 01/19076 A1



---

(57) Zusammenfassung: Die vorliegende Erfindung betrifft eine Schaltung zur Erzeugung von Bilddaten in Echtzeitdarstellung auf einem PC, mit einem Dateneingang zur Aufnahme von Pixelrohdaten, die im allgemeinen von einer halbleitenden, lichtempfindlichen Bilderfassungseinrichtung erzeugt werden. Weiterhin betrifft die vorliegende Erfindung einen entsprechenden PC mit Ethernet-Karte und ein entsprechendes Verfahren zur Darstellung von Bilddaten in Echtzeit. Um eine entsprechende Schaltung, einen entsprechend angepaßten PC und ein entsprechendes Verfahren zur Übertragung der Daten von einem Bildsensor auf einen PC zu schaffen, bei welchen der Aufwand für die Darstellung der Bilddaten auf dem PC erheblich verringert ist und damit auch die Kosten zur Realisierung einer Echtzeitdarstellung von Bilddaten auf einem PC erheblich vermindert werden, wird erfindungsgemäß vorgeschlagen, daß die Schaltung einen Zwischenspeicher, einen seriellen Datenausgang und eine Steuerlogik aufweist, wobei die Steuerlogik für eine Zusammenfassung der zwischengespeicherten Bildrohdaten zu Datenpaketen mit Protokollelementen der untersten Ethernetprotokollebene (MAC-layer) vorgesehen ist.

Schaltung zur Erzeugung von Bilddaten für einen PC  
und entsprechendes Verfahren für den Datentransfer

---

5

Die vorliegende Erfindung betrifft eine Schaltung zur Erzeugung von Bilddaten in Echtzeitdarstellung auf einem PC, mit einem Dateneingang zur Aufnahme von Pixelrohdaten, die im allgemeinen von einer halbleitenden, lichtempfindlichen Bilderfassungseinrichtung erzeugt werden.

10

Ebenso betrifft die vorliegende Erfindung einen Personal Computer (PC), der eine Ethernet-Netzwerkkarte aufweist und für den Empfang und die Darstellung entsprechender Bilddaten ausgelegt ist.

15 Schließlich betrifft die vorliegende Erfindung auch ein Verfahren zur Übertragung und Darstellung von Bilddaten, die von einer Bilderfassungseinrichtung erzeugt werden, auf einem PC in Echtzeit.

Als Bilderfassungseinrichtungen kommen dabei grundsätzlich sogenannte Matrixkameras oder Zeilenkameras in Frage bzw. Matrixsensoren und Zeilensensoren. Aufgrund der beschränkten Datenkapazität und Verarbeitungsgeschwindigkeit von Daten auf einem PC ist die Darstellung von Bildern auf einem PC in Echtzeit ein Problem, welches bisher nur mit relativ teuren und aufwendigen Zusatzbauteilen zu bewältigen ist.

Bei der Darstellung von Bildern, die mit einer Videokamera erzeugt werden, fallen in kurzer Zeit  
25 sehr große Datenmengen an. Schon ein herkömmlicher CCD-Sensor mit 400.000 Bildpunkten erzeugt eine Datenrate von ca. 14 bis 15 MByte/s. Schnelle Zeilensensoren, die z. B. pro Zeile 7.000 Bildpunkte aufweisen, erzeugen Datenmengen, die in die Größenordnung von 100 MByte/s und sogar noch darüber liegen. Herkömmlich wurde das Problem der Verarbeitung solcher Datenmengen in kurzer Zeit durch sogenannte Framegrabber-Schaltungen gelöst, die Zusatzbauteile für  
30 einen PC darstellen und relativ teuer sind.

Gegenüber diesem Stand der Technik liegt der vorliegenden Erfindung die Aufgabe zugrunde, eine entsprechende Schaltung, einen entsprechend angepaßten PC und ein entsprechendes Verfahren zur Übertragung der Daten von einem Bildsensor auf einen PC zu schaffen, bei welchen der Aufwand für die Darstellung der Bilddaten auf dem PC erheblich verringert ist und damit auch die Kosten zur Realisierung einer Echtzeitdarstellung von Bilddaten auf einem PC erheblich vermindert werden.

35

Hinsichtlich der eingangs genannten Schaltung wird diese Aufgabe dadurch gelöst, daß die Schaltung einen Zwischenspeicher, eine Steuerlogik und einen Datenausgang aufweist, wobei die Steuerlogik für die Zusammenfassung der in dem Zwischenspeicher gespeicherten Bildrohdaten zu Datenpaketen und zur Erzeugung von Protokolldaten für die Datenpakete vorgesehen ist, wobei die  
5 Protokolldaten auf solche der untersten Ebene eines EthernetProtokolls beschränkt sind.

Dabei sollen unter "Bildrohdaten" die bereits digitalisierten Werte der ursprünglich analogen Pixelwerte verstanden werden, die von den Bildsensoren erzeugt werden.

10 Eine solche Schaltung mit einem Zwischenspeicher und einer vergleichsweise einfachen Steuerlogik, die lediglich die Bildrohdaten zu Datenpaketen zusammenfassen und mit mindestens einem Teil der Protokolldaten aus der untersten Ethernet-Protokollebene ausstatten muß, ist vergleichsweise einfach und preiswert herzustellen. Die an dem entsprechenden, seriellen Datenausgang einer solchen Schaltung zur Verfügung stehenden Daten können unmittelbar auf den Eingang einer  
15 Ethernet-Netzwerkkarte gegeben werden, die ohnehin zur Standardausrüstung sehr vieler PCs gehört. Dabei benötigt der PC lediglich eine entsprechend angepaßte Treibersoftware für den Betrieb der Ethernet-Netzwerkkarte zur entsprechenden Umsetzung der Bilddaten, so daß nur die Protokolldaten der untersten Ethernet-Ebene (MAC-layer) verwendet werden und alle anderen Daten als Bilddaten interpretiert werden. Das Ethernet ist in der Lage, Datenraten von 125 MByte/s (= 20 1 G-Bit/s) zu verarbeiten. Man kann daher auch entsprechende Bilddaten mit einer Datenrate von bis zu 125 MByte/s aufnehmen und verarbeiten. Kurz gesprochen besteht also das Wesen der Erfindung in der Ausnutzung der Möglichkeiten von Ethernet-Netzwerkkarten, wobei diese allerdings nicht in ihrer normalen Betriebsart genutzt werden, bei der Protokolldaten mehrerer Protokollebenen ausgewertet und die Daten entsprechend behandelt werden, sondern sozusagen eine  
25 Zweckentfremdung der Ethernet-Netzwerkkarte stattfindet, indem nur das auf die unterste Protokollebene beschränkte Datenformat erzeugt wird und wobei dann auch die Treibersoftware für die Ethernet-Netzwerkkarte entsprechend angepaßt werden muß, um die Daten ohne Protokolldaten der höheren Protokollebenen des Ethernets verarbeiten zu können. Die erfindungsgemäße Schaltung kann entweder in eine Kamera integriert sein, sie kann in einen PC-Eingang vor einer Ethernet-Karte integriert sein oder aber als separates, zwischenzuschaltendes Bauteil bzw. Interface-  
30 Element vorgesehen sein. Wenn die Schaltung als separates Bauteil oder als Eingangsschaltung an einem PC vorgesehen ist, so können gegebenenfalls auch mehrere Kameras mit entsprechend niedrigen Datenraten gleichzeitig mit dem Eingang der erfindungsgemäßen Schaltung verbunden werden. Beispielsweise könnten bis zu 8 herkömmliche CCD-Matrixkameras parallel an den Eingang der erfindungsgemäßen Schaltung gelegt werden, da sie zusammen eine Datenrate von weniger  
35 als 120 MByte/s erzeugen.

Zweckmäßig ist es, wenn bei der erfindungsgemäßen Schaltung der Zwischenspeicher eine Kapazität für die Bildrohdaten mindestens einer Bildzeile hat.

Zweckmäßig ist es, wenn der Zwischenspeicher eine Kapazität für mindestens zwei Bildzeilen hat. In einem solchen Fall können die Bildrohdaten einer Bildzeile zunächst vollständig in einen entsprechenden Speicherblock eingeschrieben werden, bevor sie aus diesem Bereich ausgelesen und  
5 als Datenpakete ausgegeben werden. Während dieses Auslesen und die Datenausgabe geschieht, kann in der Zwischenzeit die nächste Bildzeile in den verbleibenden Speicherblock geschrieben werden, und während anschließend dieser letztgenannte Speicherblock ausgelesen wird, kann wieder der erstgenannte Speicherblock beschrieben werden. Selbstverständlich wäre es auch möglich, noch weitere Speicherblöcke zu verwenden, wenn jedoch die Auslesegeschwindigkeit größer  
10 ist als die Datenrate, mit welcher die Bilddaten ankommen bzw. in den Speicher geschrieben werden müssen, so reichen zwei Speicherblöcke für jeweils eine Bildzeile aus. Hierdurch werden auch Kosten für ansonsten teuren Speicherraum eingespart, zumal es sich dabei um Speicher handeln muß, in die Daten mit einer entsprechenden Geschwindigkeit eingeschrieben und ausgelesen werden können. Besonders bevorzugt ist eine Ausführungsform der Erfindung, bei welcher als Zwischen-  
15 speicher ein sogenannter Dual-Port-RAM verwendet wird, d.h. ein Speicher mit wahlweisem Zugriff und einem zweifachen Anschluß, nämlich einem Anschluß für das Einschreiben bzw. Speichern und einem Anschluß für das Auslesen aus dem Speicher, wobei diese beiden Anschlüsse mit unterschiedlichen Datenraten bzw. Taktfrequenzen betrieben werden können.

20 Ein solcher Dual-Port-RAM hat vorzugsweise zwei Speicherblöcke, die auch als "Bank" bezeichnet werden, wobei ein Bankumschalter abwechselnd zwischen den beiden Banken hin- und herschaltet, wobei zu einem gegebenen Zeit in die eine Bank geschrieben und aus der anderen Bank ausgelesen wird, und das Beschreiben und Auslesen der beiden Banken fortgesetzt im Gegentakt erfolgt.

25

Das Einschreiben und das Auslesen jeweils kompletter Zeilen hat den Vorteil, daß die Bildrohdaten bei Bedarf in einer anderen Reihenfolge in den betreffenden Zeilenspeicher bzw. die Bank eingeschrieben werden können, als sie anschließend möglicherweise ausgelesen werden. Bei vielen Zeilensensoren ist es beispielsweise üblich, daß die Daten für die einzelnen Bildpixel von der Mitte  
30 des Sensors her nach beiden Seiten hin erfaßt werden, wobei außerdem der Zeilensensor auch in mehrere Sektoren aufgeteilt sein kann, in denen dies einzeln erfolgt. Dies bedeutet, daß die Reihenfolge der Bilddaten von dem Zeilensensor nicht dem Zeilenverlauf von einem Ende zum anderen entspricht, wobei jedoch durch das Auslesen und bei bekannter Reihenfolge des Einschreibevorganges die Daten seriell von einem Zeilenende zum anderen Zeilenende angeordnet und aus-  
35 gegeben werden können, sobald die Zeile vollständig in dem entsprechenden Speicherblock bzw. der Bank abgespeichert ist.

Darüber hinaus kann das Einschreiben der Daten auch parallel, z. B. mit einer Bitbreite von 8, 16 oder 32 Bit erfolgen, wohingegen das Auslesen seriell erfolgt bzw. dem gegebenenfalls parallelen

Auslesevorgang eine Parallel/Seriellwandlung der Daten folgt. Es versteht sich, daß dann die Auslese- bzw. Ausgabefrequenz um mindestens den Faktor der Bitbreite größer sein muß als die Einschreibefrequenz.

- 5 Bei der hohen Datenübertragungsgeschwindigkeit, die für die erfindungsgemäße Schaltung erforderlich ist, hat es sich als zweckmäßig erwiesen, wenn der Datenausgang ein optischer Datenausgang ist und wenn dementsprechend auch der zugehörige Eingang an einem PC, konkret der Eingang einer Ethernet-Netzwerkkarte, ein optischer Dateneingang ist.
- 10 Der entsprechende PC muß außer der Tatsache, daß er mit einer Ethernet-Netzwerkkarte ausgestattet sein muß, lediglich eine relativ einfache Treibersoftware für den Empfang der Bilddaten erhalten, wobei die Treibersoftware lediglich dafür sorgt, daß von den eingehenden, zu Datenpaketen zusammengefaßten Bilddaten nur die Protokolldaten oder mindestens ein Teil der Protokolldaten der untersten Ethernet-Protokollebene verwendet werden (MAC-layer), während alle anderen Da-
- 15 ten (die bei einem herkömmlichen Ethernet-Datenpaket noch weitere Protokolldaten höherer Ebenen enthalten) ausschließlich als Bilddaten interpretiert werden.

Auf diese Weise ist es möglich, die hohe Übertragungsgeschwindigkeit von Bilddaten aufrechtzuerhalten. Wie bereits erwähnt, sollte der PC auch einen optischen Eingang aufweisen, um die gege-

20 benenfalls über einen optischen Ausgang von der Schaltung ausgegebenen Daten empfangen zu können.

Hinsichtlich des oben erwähnten Verfahrens wird die der Erfindung zugrundeliegende Aufgabe dadurch gelöst, daß die Bildrohdaten zwischengespeichert und zu Datenpaketen im Ethernet-Format

25 zusammengefaßt werden, wobei allerdings nur Ethernet-Protokolldaten der untersten Protokollebene verwendet werden, und diese so zu Paketen zusammengefaßten Daten dann seriell ausgegeben werden und anschließend über die Treibersoftware einer entsprechenden Ethernet-Netzwerkkarte als reine Bilddaten interpretiert werden, die lediglich zusätzliche Daten der untersten Ethernet-Protokollebene aufweisen.

30

Weitere Vorteile, Merkmale und Anwendungsmöglichkeiten der vorliegenden Erfindung ergeben sich aus der folgenden Beschreibung einer bevorzugten Ausführungsform und der dazugehörigen Figuren. Es zeigen:

- 35 **Figur 1** ein Blockschaltbild, welches die Prinzipien der erfindungsgemäßen Schaltung und deren Verbindung zu einer Kamera einerseits und mehreren PCs andererseits zeigt und
- Figur 2** ein Blockschaltbild einer noch etwas konkreter dargestellten, speziellen Ausführungsform der Erfindung.

Man erkennt in Figur 1 links eine Kameraoptik 4 und dahinter ausgerichtet einen Zeilensensor 5 einer Zeilenkamera. Die Zeile ist intern in dem Zeilensensor in vier Zeilenblöcke aufgeteilt, wobei die einzelnen Bilddaten dieser Blöcke digitalisiert und über Multiplexer 6 in einen Dual-Port-RAM 1 eingeschrieben werden. Der Dual-Port-RAM 1 ist seinerseits in zwei Blöcke 1a, 1b aufgeteilt, die durch einen Umschalter 11, der hier nur schematisch wiedergegeben ist und der ebenso gut auch in Form einer Softwaresteuerung vorliegen kann, abwechselnd einen der beiden Blöcke 1a, 1b des Dual-Port-RAM 1 für das Einschreiben der Daten aus den Multiplexern 6 bzw. von dem Zeilensensor 5 freigibt, während der jeweils verbleibende Speicherblock 1b bzw. 1a dabei für das Auslesen freigegeben wird. Die Schreib- und Lesevorgänge in und aus dem Dual-Port-RAM 1 werden durch eine Steuerlogik 3 gesteuert. Die Speicherblöcke, die auch "Bank" genannt werden, sind so bemessen, daß sie jeweils die Daten einer kompletten Bildzeile des Zeilensensors 5 aufnehmen können. Ohne daß es auf die Reihenfolge ankommt, sei angenommen, daß zunächst die digitalisierten Bilddaten einer ganzen Bildzeile in den Speicherblock bzw. die Bank 1a eingeschrieben werden. Nachdem eine vollständige Zeile eines Bildes in diesen Speicherblock 1a eingeschrieben worden ist, wird über die Schalteinrichtung 11 auf den Speicherblock 1b umgeschaltet, und die nächstfolgende Zeile des Zeilensensors 5 wird in digitalisierter Form in den Speicherblock bzw. die Bank 1b eingeschrieben. Während dieser Zeit werden über das Lichtwellenleiter-Interface 7 die zuvor in der Bank 1a gespeicherten Daten in einer vorgebbaren Reihenfolge ausgelesen und seriell angeordnet, d.h. es findet eine Parallel/Seriellwandlung statt. Außerdem werden die Daten von einer elektrischen in eine optische Form umgewandelt und über den optischen Ausgang 2 an einen passiven Verteiler 9 übermittelt. Von diesem passiven Verteiler gelangen die Daten auf eine Ethernet-Netzwerkkarte 13 eines PCs. Im vorliegenden Fall sind vier verschiedene PCs 10 dargestellt, die über den Verteiler 9 nacheinander mit Bilddaten von z. B. vier aufeinanderfolgenden Objekten beschickt werden. Das heißt, der passive Verteiler leitet zunächst alle aufeinanderfolgenden Bildzeilen eines gegebenen Bildes oder einer gegebenen Folge von Bildern auf einen ersten PC 10, das nächste Bild oder die nächste Folge von Bildern wird auf den nächsten PC 20 gegeben und so fort, so daß erforderlichenfalls eine parallele Bildverarbeitung aufeinanderfolgender Bilder auf mehreren PCs gleichzeitig stattfinden kann. Dies ist z. B. von Interesse, wenn eine entsprechende Kamera in einem optischen Erfassungs- und Sortiersystem, z. B. einer Paketverteilanlage, verwendet wird. Die Zeilenkamera 4, 5 nimmt dabei möglicherweise verschiedene Elemente oder Teile eines Objektes auf, die jeweils getrennt auf einem anderen PC ausgewertet werden. Ebenso ist es möglich, daß die Kamera schnell nacheinander mehrere verschiedene Objekte erfaßt, wobei die Auswertung der Bilder zu verschiedenen Objekten auch auf verschiedenen PCs erfolgt.

Neben der Steuerung der Schreib- und Lesevorgänge in dem Dual-Port-RAM und neben dem Umschalten der Schalteinrichtung 11 erfüllt die Steuerlogik auch noch andere Aufgaben, wie z. B. die Steuerung der Bildzeilenaufnahmen und auch des Auslesens. Während des Auslesens mit Hilfe des Interfaces 7 können die Zeilendaten beispielsweise in mehrere Datenpakete nach dem Ethernet-Standard aufgeteilt und zusätzlich mit entsprechenden Rahmendaten versehen werden, die

dann seriell über den Ausgang 2 zu den jeweiligen Rechnern gegeben werden. Bei 8 ist ein zusätzlicher Dateneingang dargestellt, über welchen die für die Bildauswertung angeschlossenen PCs 10 gegebenenfalls Rückmelde- bzw. Rückkopplungssignale liefern, die eine geeignete Anpassung der Steuerlogik 3 ermöglichen.

5

Die erfindungsgemäße Schaltung, die im wesentlichen nur aus dem Dual-Port-RAM 1, der Steuerlogik 3 und gegebenenfalls noch dem Interface 7 besteht, ist relativ einfach aufgebaut und kann daher die großen Datenraten gut bewältigen. Außerdem ist diese Schaltung wesentlich preiswerter herzustellen als eine Framegrabber-Karte, und zudem braucht eine solche Schaltung nur einmal für

10

Figur 2 zeigt eine etwas abgewandelte Ausführungsform der erfindungsgemäßen Schaltung nochmals im Detail. Dabei ist mit 12 ein Kamera-Interface bezeichnet, welches z. B. die Funktion der in Figur 1 durch die Multiplexer 6 und die vorgeschalteten Einheiten zur Analog/Digitalwandlung der empfangenen Bilddaten dargestellten Komponenten erfüllen kann.

15

Auch hier ist wieder ein Dual-Port-RAM 1 mit zwei Speicherbanken vorgesehen, wobei jede der Speicherbanken 1a, 1b noch einen zusätzlichen Untersektor 1c bzw. 1d hat, in welchem die Rahmendaten entsprechend dem Ethernet-Protokoll auf der untersten Protokollebene zusammen mit den in den Bereichen 1a bzw. 1b gespeicherten Daten gespeichert werden. In diesem Fall können die Daten aus den Speicherbanken 1a bzw. 1b unmittelbar zusammen mit den Rahmendaten aus den Bereichen 1c und 1d ausgelesen werden, ohne daß die Rahmendaten noch zusätzlich hinzugefügt werden müßten. Alle Lese- und Schreibvorgänge werden durch die Steuerlogik 3' gesteuert, und zwar im wesentlichen in derselben Art und Weise, wie dies für die vorherige Ausführungsform gemäß Figur 1 beschrieben worden war. Die bereits mit dem Protokollrahmen aus der untersten Ethernet-Protokollebene versehenen Bilddaten werden über die Steuereinrichtung 3' weitergegeben an das Interface 7, indem eine Parallel/Seriellwandlung stattfindet, und schließlich werden in dem als Ausgang dienenden Lichtwellenleitercontroller 2 die elektrischen Daten in optische Signale umgewandelt und ausgesendet.

20

25

30

Die Steuerlogik 3' weist außerdem noch Verbindungsleitungen zu einem Input/Output-Interface 14 auf sowie eine weitere Steuerung, die das Kamera-Interface 12 beeinflußt, um gegebenenfalls in Reaktion auf vorhandene Bildergebnisse eine Rückkoppelungssteuerung der Schärfeeinstellung der Optik und/oder der Bilderfassung zu ermöglichen.

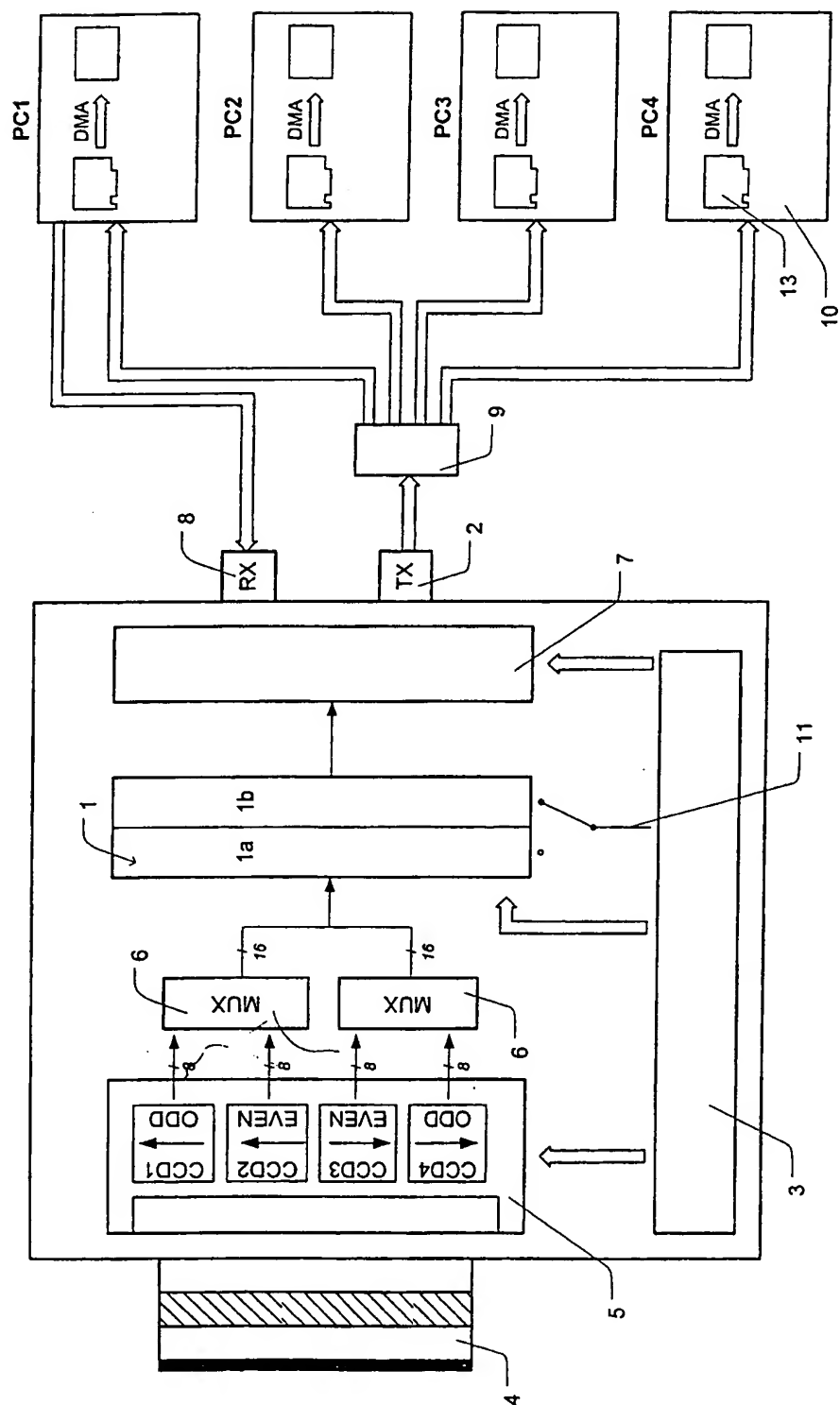


Patentansprüche

- 5 1. Schaltung zur Erzeugung von Bilddaten zur Echtzeitdarstellung auf einem PC, mit einem Dateneingang zur Aufnahme von Pixelrohdaten eines Bildsensors, **dadurch gekennzeichnet**, daß die Schaltung einen Zwischenspeicher (1), einen seriellen Datenausgang (2) und eine Steuerlogik (3) aufweist, wobei die Steuerlogik (3) für eine Zusammenfassung der zwischengespeicherten Bildrohdaten zu Datenpaketen mit Protokollelementen der untersten Ethernetprotokollebene (MAC-layer) vorgesehen ist.
- 10 2. Schaltung nach Anspruch 1, **dadurch gekennzeichnet**, daß der Zwischenspeicher eine Kapazität für die Bildrohdaten mindestens einer Bildzeile hat.
- 15 3. Schaltung nach Anspruch 2, **dadurch gekennzeichnet**, daß der Zwischenspeicher eine Kapazität für mindestens zwei Bildzeilen hat.
4. Schaltung nach Anspruch 3, **dadurch gekennzeichnet**, daß der Zwischenspeicher ein Dual-Port-RAM ist.
- 20 5. Schaltung nach Anspruch 3 oder 4, **dadurch gekennzeichnet**, daß eine Bankumschaltung zwischen mindestens zwei Speicherblöcken (Banken) vorgesehen ist, wobei jeder Speicherblock (Bank) die Kapazität für mindestens eine Bildzeile hat und wobei die Bildrohdaten aufeinanderfolgender Bildzeilen in den jeweils anderen Speicherblock eingelesen und im Gegenteil ausgelesen werden.
- 25 6. Schaltung nach einem der Ansprüche 1 bis 5, **dadurch gekennzeichnet**, daß der Dateneingang ein paralleler Eingang einer vorgebbaren Bitbreite ist, wobei die Auslese- bzw. Ausgabefrequenz für die zu Datenpaketen zusammengefaßten Bilddaten größer ist als das Produkt aus der Einlesefrequenz multipliziert mit der Bitbreite des Dateneinganges.
- 30 7. Schaltung nach Anspruch 6, **dadurch gekennzeichnet**, daß der Dateneingang der Schaltung eine Breite von 16 Bit hat.
8. Schaltung nach einem der Ansprüche 1 bis 7, **dadurch gekennzeichnet**, daß der Datenausgang ein optischer Ausgang ist.
- 35 9. Personal Computer (PC), der mit einer Ethernet-Netzwerkkarte ausgestattet ist, **dadurch gekennzeichnet**, daß der PC für den Empfang von Bilddaten aus der Schaltung nach einem der Ansprüche 1 bis 8 mit einer Treibersoftware für die Ethernet-Netzwerkkarte ausgestattet ist,

welche nur Protokolldaten aus der untersten Ethernet-Protokollebene als Protokolldaten verwendet und alle übrigen Daten der empfangenen Datenpakete als Bilddaten interpretiert.

- 5 10. PC nach Anspruch 9, **dadurch gekennzeichnet**, daß die Ethernet-Netzkarte einen optischen Eingang aufweist.
- 10 11. Verfahren zur Übertragung von Bilddaten in Echtzeit von einer Kamera auf einen PC, **dadurch gekennzeichnet**, daß die Bildrohdaten zwischengespeichert, zu Ethernet-Datenpaketen zusammengefaßt werden, bei denen nur die unterste Protokollebene verwendet wird und auf den Eingang einer Ethernet-Netzkarte des PC gegeben werden, wobei die Ethernet-Netzkarte so betrieben wird, daß nur die Daten der untersten Protokollebene (MAC-layer) als Protokolldaten verwendet werden und alle übrigen Daten als Bilddaten interpretiert werden.
- 15 12. Verfahren nach Anspruch 11, **dadurch gekennzeichnet**, daß die Bildrohdaten zeilenweise zwischengespeichert und zeilenweise zu Ethernet-Datenpaketen zusammengefaßt und seriell auf den Eingang der Ethernet-Netzkarte gegeben werden.
- 20 13. Verfahren nach Anspruch 12, **dadurch gekennzeichnet**, daß die Daten zeilenweise in unterschiedliche Speicherblöcke eingelesen werden, wobei die Daten anschließend in derselben Reihenfolge der Speicherblöcke wieder ausgelesen werden.
- 25 14. Verfahren nach Anspruch 13, **dadurch gekennzeichnet**, daß zwei Speicherblöcke vorgesehen sind, in die abwechselnd Bildrohdaten eingelesen und im Gegentakt ausgelesen werden.
- 30 15. Verfahren nach Anspruch 13 oder 14, **dadurch gekennzeichnet**, daß das Auslesen der Daten einer Bildzeile in einer durch die Steuerlogik vorgebbare und vom Einlesen der Bilddaten dieser Bildzeile unabhängigen Reihenfolge erfolgt.
16. Verfahren nach einem der Ansprüche 11 bis 15, **dadurch gekennzeichnet**, daß gleichzeitig mit dem Einlesen der Bilddaten in eine Bildzeile auch ein Einlesen der zugehörigen Protokolldaten der unteren Ethernet-Ebene erfolgt.
- 35 17. Verfahren nach einem der Ansprüche 11 bis 15, **dadurch gekennzeichnet**, daß die zwischengespeicherten Bilddaten erst beim Auslesen zu Ethernet-Datenpaketen zusammengefaßt und mit entsprechenden Protokolldaten ergänzt werden.
18. Verfahren nach einem der Ansprüche 11 bis 17, **dadurch gekennzeichnet**, daß die Daten einer Bildzeile jeweils zu einer ganzen Zahl von "Ethernet"-Paketen zusammengefaßt werden, so daß keines der Datenpakete Daten verschiedener Bildzeilen enthält.



**Fig. 1**

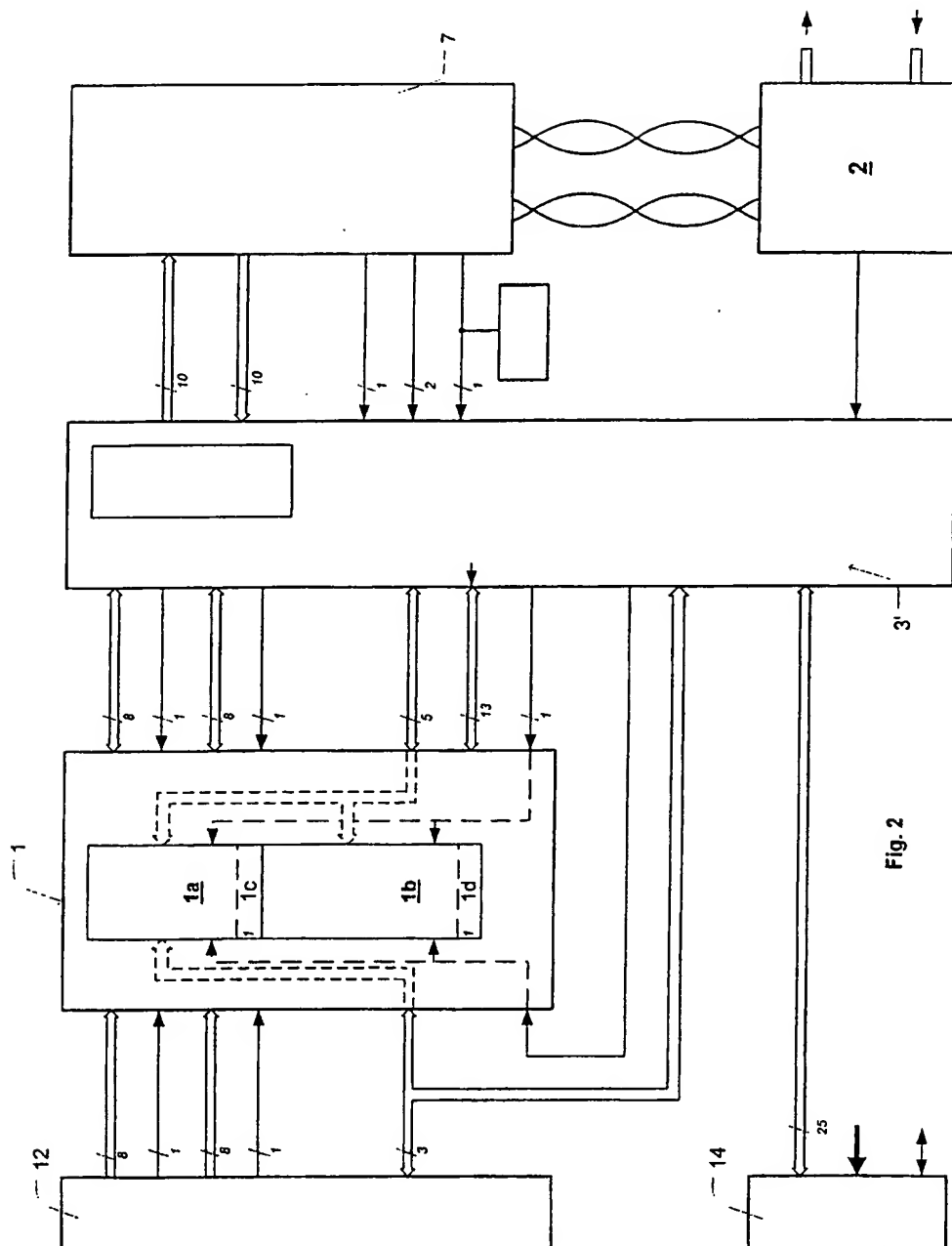


Fig. 2

# INTERNATIONAL SEARCH REPORT

Int. .onal Application No

PCT/DE 00/02451

**A. CLASSIFICATION OF SUBJECT MATTER**  
IPC 7 H04N5/232

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)

IPC 7 H04N H04L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EPO-Internal, INSPEC, WPI Data

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 98 05256 A (BLASCHKA ERIKS ;SIEMENS AG (DE); ZELLER UWE (DE); SCHULZE GANZLIN) 12 February 1998 (1998-02-12) page 3, line 10 -page 6, line 19 ---	1,9,11
A	CA 2 237 654 A (DEW ENGINEERING AND DEV LIMITE) 16 December 1998 (1998-12-16) page 8, line 16 -page 9, line 16 page 15, line 16 - line 26 --- -/--	1,9,11

☒ Further documents are listed in the continuation of box C.

☒ Patent family members are listed in annex.

\* Special categories of cited documents :

- \*A\* document defining the general state of the art which is not considered to be of particular relevance
- \*E\* earlier document but published on or after the international filing date
- \*L\* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- \*O\* document referring to an oral disclosure, use, exhibition or other means
- \*P\* document published prior to the international filing date but later than the priority date claimed

- \*T\* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- \*X\* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- \*Y\* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- \*Z\* document member of the same patent family

Date of the actual completion of the international search

14 December 2000

Date of mailing of the international search report

29/12/2000

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,  
Fax: (+31-70) 340-3016

Authorized officer

Wentzel, J

# INTERNATIONAL SEARCH REPORT

Int. .ional Application No

PCT/DE 00/02451

## C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	<p>SHARON O ET AL: "A CSMA/CD compatible MAC for real-time transmissions based on varying collision intervals"</p> <p>PROCEEDINGS. IEEE INFOCOM '98, THE CONFERENCE ON COMPUTER COMMUNICATIONS. SEVENTEENTH ANNUAL JOINT CONFERENCE OF THE IEEE COMPUTER AND COMMUNICATIONS SOCIETIES. GATEWAY TO THE 21ST CENTURY (CAT. NO.98CH36169), PROCEEDINGS IEEE INFOCOM'98 CONFERENCE 0, pages 1265-1272 vol.3, XP002155482 1998, New York, NY, USA, IEEE, USA ISBN: 0-7803-4383-2 abstract</p> <p>page 1265, right-hand column, line 8 -page 1266, left-hand column, line 4</p> <p style="text-align: center;">---</p>	1,9,11
A	<p>WO 96 02106 A (VISION 1 INT LTD ;VELLACOTT OLIVER RICHARD (GB))</p> <p>25 January 1996 (1996-01-25)</p> <p style="text-align: center;">-----</p>	

# INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/DE 00/02451

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
WO 9805256	A	12-02-1998	EP 0926988 A	07-07-1999
CA 2237654	A	16-12-1998	NONE	
WO 9602106	A	25-01-1996	AU 2894295 A	09-02-1996
			GB 2296156 A	19-06-1996

# INTERNATIONALER RECHERCHENBERICHT

Inte. Jonaes Aktenzeichen

PCT/DE 00/02451

## A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES

IPK 7 H04N5/232

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

## B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)

IPK 7 H04N H04L

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, INSPEC, WPI Data

## C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	WO 98 05256 A (BLASCHKA ERIKS ;SIEMENS AG (DE); ZELLER UWE (DE); SCHULZE GANZLIN) 12. Februar 1998 (1998-02-12) Seite 3, Zeile 10 -Seite 6, Zeile 19 ---	1,9,11
A	CA 2 237 654 A (DEW ENGINEERING AND DEV LIMITE) 16. Dezember 1998 (1998-12-16) Seite 8, Zeile 16 -Seite 9, Zeile 16 Seite 15, Zeile 16 - Zeile 26 --- -/--	1,9,11



Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen



Siehe Anhang Patentfamilie

\* Besondere Kategorien von angegebenen Veröffentlichungen :

\*A\* Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

\*E\* älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

\*L\* Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

\*O\* Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

\*P\* Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

\*T\* Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

\*X\* Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

\*Y\* Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

\*A\* Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

14. Dezember 2000

Absendedatum des internationalen Recherchenberichts

29/12/2000

Name und Postanschrift der internationalen Recherchenbehörde

Europäisches Patentamt, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,  
Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

Wentzel, J



## C.(Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Beitr. Anspruch Nr.
A	SHARON O ET AL: "A CSMA/CD compatible MAC for real-time transmissions based on varying collision intervals" PROCEEDINGS. IEEE INFOCOM '98, THE CONFERENCE ON COMPUTER COMMUNICATIONS. SEVENTEENTH ANNUAL JOINT CONFERENCE OF THE IEEE COMPUTER AND COMMUNICATIONS SOCIETIES. GATEWAY TO THE 21ST CENTURY (CAT. NO.98CH36169), PROCEEDINGS IEEE INFOCOM'98 CONFERENCE 0, Seiten 1265-1272 vol.3, XP002155482 1998, New York, NY, USA, IEEE, USA ISBN: 0-7803-4383-2 Zusammenfassung Seite 1265, rechte Spalte, Zeile 8 -Seite 1266, linke Spalte, Zeile 4 ---	1,9,11
A	WO 96 02106 A (VISION 1 INT LTD ;VELLACOTT OLIVER RICHARD (GB)) 25. Januar 1996 (1996-01-25) -----	

# INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/DE 00/02451

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
WO 9805256 A	12-02-1998	EP 0926988 A	07-07-1999
CA 2237654 A	16-12-1998	KEINE	
WO 9602106 A	25-01-1996	AU 2894295 A	09-02-1996
		GB 2296156 A	19-06-1996